Assegnato un nodo A con una ROM di N locazioni da 4 bit ciascuna, progettare ed implementare in VHDL una architettura in grado di scandire le locazioni considerando locazioni di memoria che distino tra di loro K indirizzi (es. con K=2 vengono scandite le locazioni 0,2,4,…). Il sistema deve verificare quante locazioni sono vuote ed inviare i valori non nulli ad un’unità B mediante handshaking (per ogni valore). Al termine dell’invio, oppure nel caso in cui si trovi una locazione contenente tutti valori alti, il nodo A invia a B un valore 0000 di terminazione. I nodi A e B devono integrare almeno un comparatore come component.

Progettare, implementare in VHDL e simulare il seguente sistema. Un’unità A e un’unità B trasmettono N byte ciascuna (in parallelo) ad un’unità C mediante handshaking. L’unità C, ricevuti gli N byte sia da A che da B, li memorizza e conta quanti byte in posizioni omologhe sono uguali. La comparazione fra il byte X[i] ricevuto da A e il byte Y[i] ricevuto da B può essere fatta appena dopo la ricezione di X[i] e Y[i], oppure al termine della ricezione complessiva. Lo studente può fare qualsiasi assunzione sulle modalità di invio da parte di A e B, e procedere all’implementazione di conseguenza.

Progettare una macchina comparatore di byte seriale a partire da un comparatore di bit. Date due stringhe A e B in ingresso, il comparatore deve essere in grado di stabilire se A=B, A>b o A<B, e deve fornire il numero di bit uguali in posizione omologa.

Si consideri una unità A contenente un registro a scorrimento di 4 celle. L’unità A è collegata ad una unità B a cui invia mediante handshaking tutti i dati contenuti nel registro (l’handshaking deve essere effettuato per ogni bit). L’unità B somma i bit ricevuti mediante un sommatore di bit.